

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2005年3月10日 (10.03.2005)

PCT

(10) 国際公開番号
WO 2005/022169 A1

(51) 国際特許分類: G01N 35/08, 1/10, 21/00, 27/26, 27/447, 31/20, 33/48, 37/00, B01J 19/00, C12Q 1/00, C12M 1/00

(21) 国際出願番号: PCT/JP2004/012661

(22) 国際出願日: 2004年9月1日 (01.09.2004)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2003-309422 2003年9月1日 (01.09.2003) JP

(71) 出願人(米国を除く全ての指定国について): 日本電気
株式会社 (NEC CORPORATION) [JP/JP]; 〒1088001
東京都港区芝五丁目7番1号 Tokyo (JP).

(72) 発明者: および
(75) 発明者/出願人(米国についてのみ): 飯田一浩 (IIDA, Kazuhiro) [JP/JP]; 〒1088001 東京都港区芝五丁目7番1号 日本電気株式会社内 Tokyo (JP). 川浦久雄 (KAWAURA, Hisao) [JP/JP]; 〒1088001 東京都港区芝五丁目7番1号 日本電気株式会社内 Tokyo (JP). 佐野亨 (SANO, Toru) [JP/JP]; 〒1088001 東京都港区芝五丁目7番1号 日本電気株式会社内 Tokyo (JP).

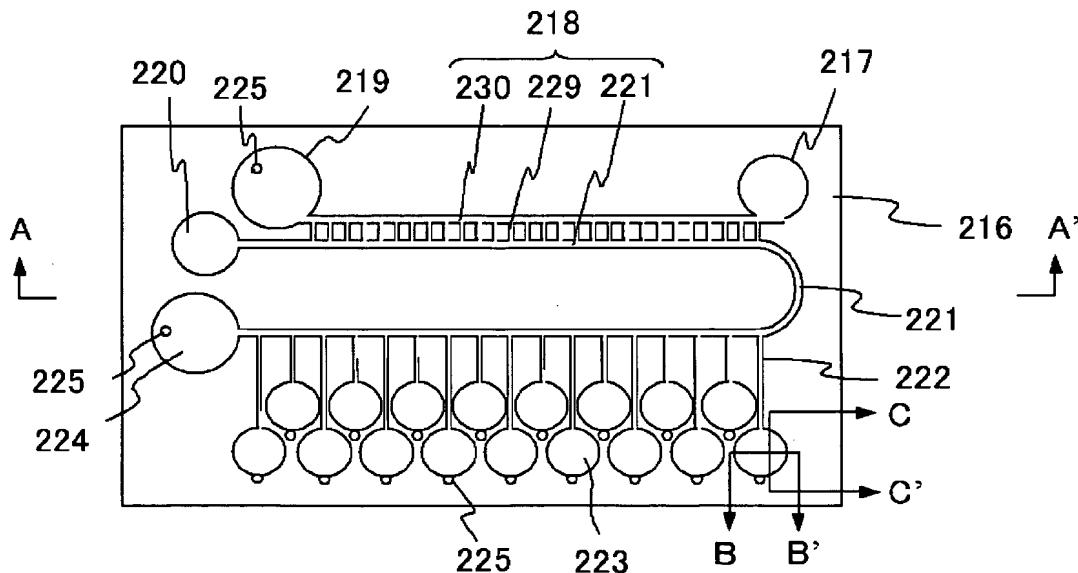
(74) 代理人: 速水進治 (HAYAMI, Shinji); 〒1500021 東京都渋谷区恵比寿西2-17-16 代官山TKビル1階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS,

[統葉有]

(54) Title: CHIP

(54) 発明の名称: チップ



215

(57) Abstract: In a chip (215), a substrate (216) is formed with an entrance port (217), a main flow channel (221), a separation region (218), and separate injection flow channels (222). The construction is such that the plural separate injection flow channels (222) communicate with the main flow channel (221), and a detection tank (223) communicates with each of the separate injection flow channels.

[統葉有]

WO 2005/022169 A1



LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ヨーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF,

添付公開書類:

- 國際調査報告書
- 指定書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイド」を参照。

(57) 要約: チップ(215)において、基板(216)に、導入口(217)と、主流路(221)と、分離領域(218)と、分注流路(222)を形成する。複数の分注流路(222)は主流路(221)に連通し、それぞれの分注流路(222)に検出槽(223)が連通する構成とする。